

Министерство образования и науки Российской Федерации
НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ (ТГУ)
Радиофизический факультет
Кафедра квантовой электроники и фотоники

ДОПУСТИТЬ К ЗАЩИТЕ В ГЭК

Руководитель ООП

д-р физ.-мат. наук, профессор

Войцеховский А.В. Войцеховский

« 07 » июня 2018 г.

ВЫПУСКНАЯ КВАЛИФИКАЦИОННАЯ РАБОТА БАКАЛАВРА

МОДЕЛИРОВАНИЕ ПАРАМЕТРОВ ТРАНЗИСТОРОВ НА ОСНОВЕ
ЭПИТАКСИАЛЬНЫХ
ПЛЕНОК SI, GE И GESI, ВЫРАЩЕННЫХ МЕТОДОМ МЛЭ

по основной образовательной программе подготовки бакалавров направление
подготовки 12.03.03 - Фотоника и оптоинформатика

Кравцова Наталья Сергеевна

Руководитель ВКР

д-р физ.-мат. наук, профессор

Коханенко А.П. Коханенко
подпись

« 17 » июня 2018 г.

Автор работы

студент группы № 745

Кравцова Н.С. Кравцова
подпись

Томск 2018

РЕФЕРАТ

Отчёт по научно-исследовательской работе содержит 39 стр., 5 гл., 23 рис., 20 источников.

МЛЭ, SYNOPSIS SENTAUROS TCAD, МДП-ТРАНЗИСТОР, SIGE-ТРАНЗИСТОРЫ, МОДЕЛИРОВАНИЕ, ВОЛЬТ-АМПЕРНЫЕ ХАРАКТЕРИСТИКИ ТРАНЗИСТОРА

Объектом исследования являются конструкции различных транзисторов на основе материала кремний-германий.

Цель работы – исследование параметров быстродействующих транзисторов на основе эпитаксиальных плёнок Si, Ge и GeSi, выращенных методом МЛЭ.

Для достижения поставленной цели решались следующие задачи:

Аналитический обзор статей по разработке быстродействующих транзисторов на основе Si, Ge и GeSi.

Обучение работе на программе Sentaurus TCAD.

Провести верификацию программы на известных нам структурах и рассчитанных параметрах.

Произвести моделирование конструкций на основе SiGe для расчета параметров электрических структур.

ОГЛАВЛЕНИЕ

Введение	4
1 Основная теория полупроводниковых наноструктур	5
1.1 Гетеропереходы	7
2 Способы получения наногетероструктур Ge/Si	10
2.1 Эпитаксиальные методы	11
2.2 Молекулярно-лучевая эпитаксия	12
3 Транзисторы на основе Si и Ge	15
3.1 Физика работы полевого транзистора	15
3.2 Создание структур на Si и Ge	20
4 Обзор работ по созданию транзисторов на основе Si, Ge и SiGe	22
5 Моделирование полупроводниковых приборов средствами TCAD Sentaurus	29
5.1 Описание программы	29
5.2 Расчет на простых материалах GaAs	30
5.3 Расчет параметров для быстродействующего транзистора Si/SiGe	33
Заключение	36
Список литературы	38

ВВЕДЕНИЕ

Твердотельная СВЧ-электроника в последнее время прогрессирует довольно быстро. И если цифровая электроника в тот же период в основном развивалась в направлении совершенствования существующих технологий, главным образом кремниевых, то в СВЧ-электронике происходит активное освоение новых материалов и приборных структур. Например, конец XX века ознаменовался созданием нового технологического процесса с использованием SiGe, который позволил дать реальную базу для создания сложных систем на кристалле.

Основой предложенного процесса служит биполярный транзистор с гетеропереходом, в котором область базы легируется материалом SiGe, что позволяет получать такие предельные частоты, которые ранее считались недостижимыми для кремниевых приборов. Данный процесс улучшает и параметры пассивных элементов, увеличивая добротность индуктивных и емкостных элементов и позволяя получать широкий диапазон значений резисторов. Также как и обычная кремниевая технология, процесс на SiGe обладает свойствами хорошей тепловой проводимости и низких токов утечки. Хорошая тепловая проводимость полезна при проектировании усилителя мощности, в то время как низкие токи утечки позволяют проектировать смешанные аналогово/цифровые микросхемы. Наиболее перспективным методом получения таких структур является метод молекулярно-лучевой эпитаксии, т. к. обладает более высокой точностью и способностью задавать параметры структур.

Целью моей работы является расчёт параметров быстродействующих транзисторов GeSi на Si.

Основные задачи:

- изучение основ теории полупроводниковых структур;
- способы получения наногетероструктур Ge/Si;
- обзор работ по созданию транзисторов на основе Ge/Si;
- расчет параметров для быстродействующего транзистора Si/SiGe.

1 Основная теория полупроводниковых наноструктур

Простейшая квантовая структура, в которой движение электрона ограничено в одном направлении, – это тонкая пленка или просто достаточно тонкий слой полупроводника. Если твердотельный материал пространственно ограничен в одном, двух или трех измерениях до масштабов от десятков до единиц нанометров (рисунок 1), то получающиеся объекты представляют собой квантовые ямы, квантовые нити или квантовые точки. Квантовая яма – квантово-размерная структура, обеспечивающая ограничение движения носителей заряда лишь в одном измерении. Квантовая точка – квантово-размерная структура, обеспечивающая ограничение движения носителей заряда сразу в трех измерениях, то есть свободное движение носителей заряда в квантовой точке отсутствует вообще.

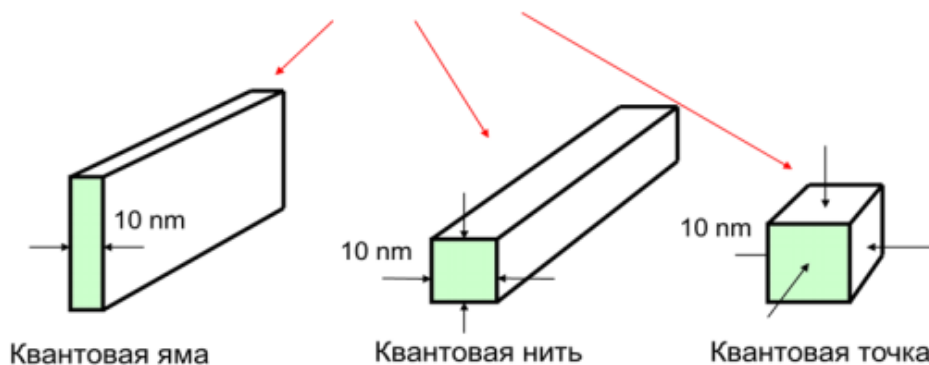


Рисунок 1 – Схематическое изображение трех основных элементарных наноструктур [1]

Из-за пространственного ограничения движения носителей заряда в этих структурах возникает эффект размерного квантования, который заключается в том, что непрерывный энергетический зонный спектр носителей расщепляется (рисунок 2) на подзоны размерного квантования (ямы и нити) или дискретные уровни размерного квантования (нанокристаллы). В результате в плотности состояний низкоразмерных систем возникают характерные особенности (рисунок 3).

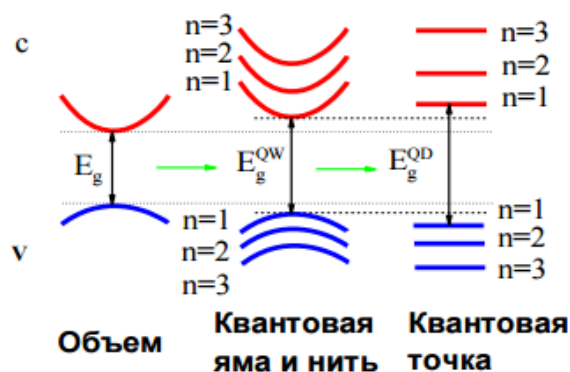


Рисунок 2 – Схематическое изображение трансформации энергетического зонного спектра носителей заряда [1]

В кристаллических телах, в отличие от одиночных атомов или разреженных газов частиц, количество атомов может быть очень велико, и сами атомы сильно связаны друг с другом. В результате, в такой системе возникает внутреннее силовое поле и происходит многократное расщепление энергетических уровней, то есть возникают группы уровней, называемых зонами. Примером сильного расщепления энергетических уровней может служить энергетическая структура полупроводникового кристалла (рисунок 3(б)) [2]. Из-за малого расстояния между атомами кристаллической решетки возникает сильное электрическое поле, приводящее к образованию подуровней, число которых приблизительно равно числу атомов в кристалле ($\approx 10^{20} - 10^{23}$). Вследствие этого отличие по энергии между двумя соседними подуровнями одной зоны ничтожно мало ($\approx 10^{-21}$ эВ) и можно считать, что разрешенные состояния образуют квазинепрерывную полосу или зону. Транспортные и оптические свойства полупроводников в основном определяются самой верхней из заполненных электронами зон (валентной зоной, E_v) и самой нижней из пустых зон (зоной проводимости, E_c), разделенных энергетическим интервалом, называемым запрещенной зоной (E_g).

Как известно, энергия электронов в отдельных атомах квантована, то есть может принимать лишь дискретные значения E_1, E_2, E_3 и т.д., которые разделены запрещенными энергетическими зонами (рисунок 3 (а)) [2]. Если два идентичных атома соединены вместе, а электроны этих атомов находятся в одинаковых квантовых состояниях (имеют одинаковые значения квантовых чисел), то

энергетические уровни, на которых находятся электроны, должны разделиться, согласно принципу Паули.

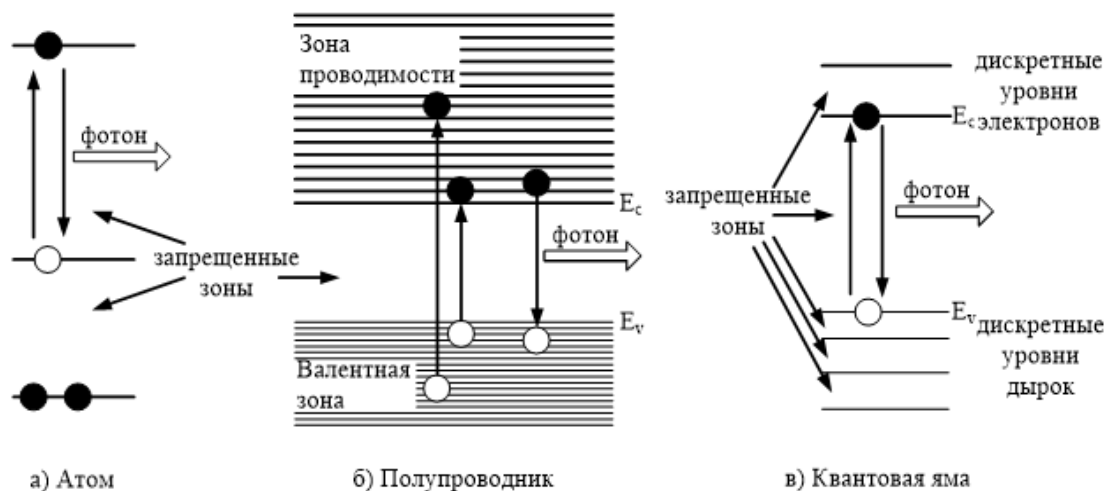


Рисунок 3 – Схематическое изображение энергетических уровней в: а) одиночном атоме; б) объемном полупроводнике; в) квантовой яме [2]

Плотности состояний электронов по энергетическим уровням для случаев объемного полупроводника, квантовой ямы и квантовой точки изображены на рисунке 4.

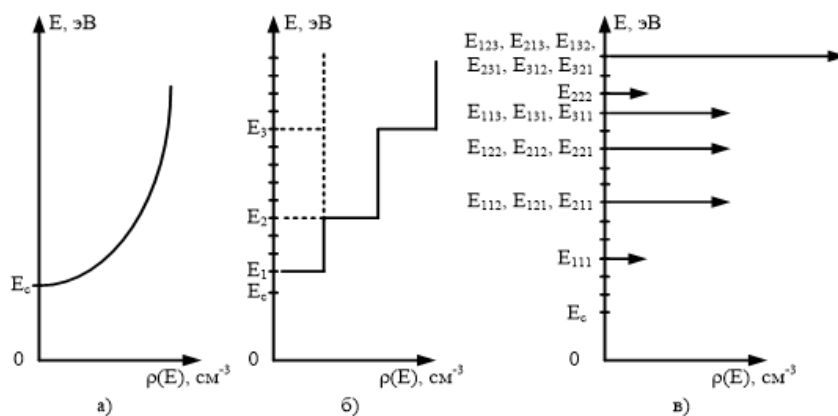


Рисунок 4 – Плотности состояний для: а) объемного полупроводника; б) квантовой ямы; в) квантовой точки [3]

1.1 Гетеропереходы

Важным объектом в микро- и оптоэлектронике являются кремний-германиевые гетероструктуры с квантовыми точками. Внедрение массивов

самоорганизующихся германиевых квантовых точек в кремниевую матрицу делает возможным улучшение характеристик кремний-германиевых гетероструктур. Необходимым параметром при выращивании таких структур является температура роста и скорость осаждения, влияющие на толщину смачивающего слоя германия и механизмы роста.

Гетеропереход – контакт двух различных полупроводников. Свойства гетеропереходов обусловлены разными значениями ширины запрещенной зоны и энергией электронного сродства контактирующих полупроводников. Энергетическая диаграмма гетеропереходов характеризуется скачками энергии (разрывами зон) в зоне проводимости и в валентной зоне, так что высота потенциального барьера для электронов и дырок различна. Эта особенность дает возможность изменить, соотношение между потоками носителей заряда над барьерами или через них, например, создавать практически одностороннюю инжекцию носителей заряда [4].

Физические свойства рассматриваемых структур в значительной степени определяются разрывами зон на границе раздела, т. е. взаимным расположением зон. Резкая неоднородность в локальной структуре зоны обычно связывается с постепенным изгибом зоны в ее окрестности, которая отражает эффекты пространственного заряда. Разрывы в зоне проводимости и валентной зоне определяют характер переноса носителей заряда через границу раздела и, таким образом, являются наиболее важными параметрами, определяющими пригодность данной сверхрешетки для ИК-приборов. Присутствие дополнительного периодического потенциала сверхрешетки изменяет электронный спектр полупроводника так, что зона Бриллюэна расщепляется на ряд минизон, приводящих к образованию узких подзон, отделенных запрещенными минизонами. Таким образом, сверхрешетки обладают новыми свойствами, не характерными для однородных полупроводников.

В зависимости от величины разрыва зон можно выделить четыре типа гетерограниц раздела: I, II ступенчатый, II смещенный и III (рисунок 5).

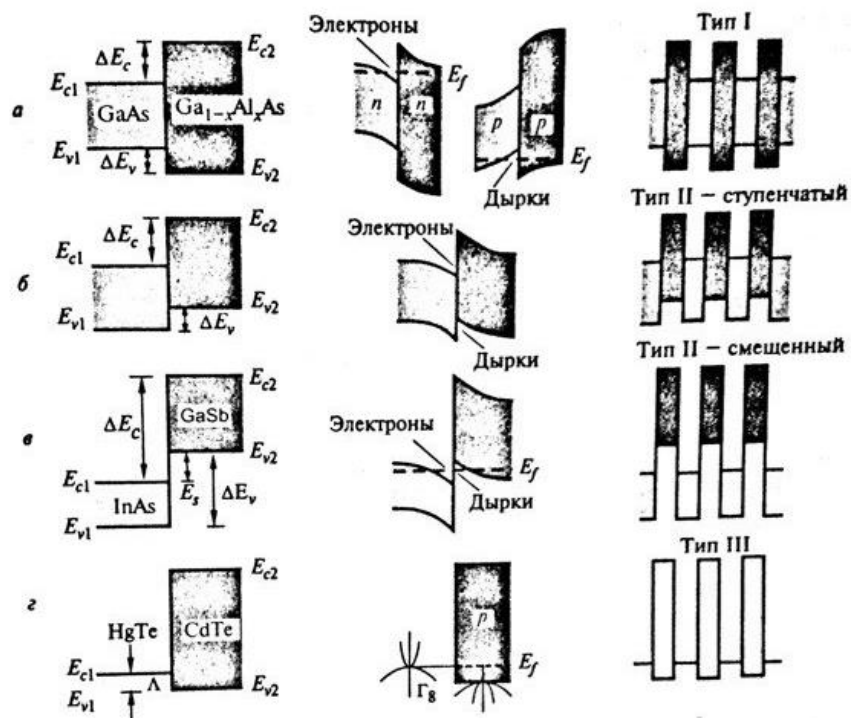


Рисунок 5 – Типы полупроводниковых сверхрешеток и структур множество квантовых ям: а – I; б – II ступенчатый; в – II смещенный; г – III [5]

Контакт Ge/Si является гетеропереходом (ГП) II типа, в них возможны межзонные оптические переходы с туннелированием электрона из Ge в Si (пространственно не прямые, переход 1 на рисунке 6).

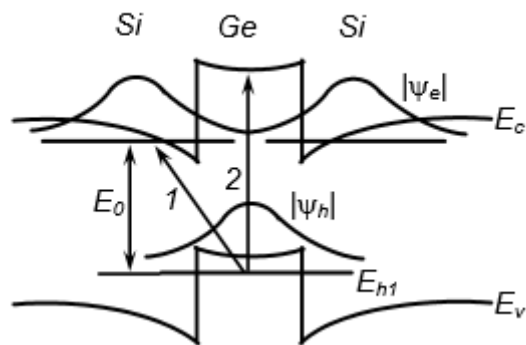


Рисунок 6 – Зонная диаграмма, уровни энергии размерного квантования (E_{e1} и E_{h1}) и модули огибающих волновых функций ($|\psi_e|$ и $|\psi_h|$) основных размерноквантованных электронных и дырочных состояний в квантоворазмерных ГС на основе GeSi/Si [4]

2 Способы получения наногетероструктур Ge/Si

Традиционным способом получения чистых поверхностей многих материалов является испарение и конденсация в сверхвысоком вакууме. Тонкие пленки металлов или элементарных полупроводников, получаемые вакуумным испарением, как правило, поликристаллические или аморфные, т.е. в них невозможна определенная кристаллографическая ориентация поверхности.

Технология многослойных структур должна обеспечивать высокое качество роста материалов тонких плёнок и совершенство границ раздела между этими материалами. Только в этом случае могут быть реализованы те потенциальные возможности, заложенные в полупроводниковых сверхрешётках и наногетероструктурах [1].

Для получения высококачественных наногетероструктур используют чаще всего механизмы эпитаксиального роста материала пленки на соответствующей монокристаллической подложке. Термин "эпитаксия" – закономерное нарастание одного кристаллического материала на другом, т.е. ориентированный рост одного кристалла на поверхности другого (подложки). Различают гомоэпитаксию (в случае, когда материалы подложки и эпитаксиального слоя (ЭС) идентичны) и гетероэпитаксию (в случае, когда материалы подложки ЭС различны) [6]. Наибольшее распространение получил метод молекулярно-лучевой эпитаксии (МЛЭ), позволяющий формировать совершенные монокристаллические слои различных материалов в условиях сверхвысокого вакуума. Этот метод успешно применяется для выращивания тонких пленок полупроводников, металлов, диэлектриков, магнитных материалов, высокотемпературных сверхпроводников и многих других веществ.

Из методов эпитаксиального роста для получения полупроводниковых сверхрешеток может быть использована и жидкофазная эпитаксия, в которой монокристаллические слои получают из контактирующих с подложкой пересыщенных растворов [1]. К настоящему времени накоплен достаточно большой объем как теоретических исследований, так и практических работ в этой области, поэтому технология МЛЭ является самым распространенным методом получения полупроводниковых сверхрешеток и многослойных магнитных структур.

Эпитаксиальный рост в МЛЭ включает в себя следующие элементарные процессы:

- адсорбция на подложке атомов или молекул из пучка;
- диффузия адатомов по поверхности подложки (может предваряться диссоциацией молекул);
- встраивание атомов в кристаллическую решетку растущего слоя;
- образование и дальнейший рост двумерных зародышей на подложке или на поверхности растущего слоя;
- взаимодиффузия атомов, встроившихся в решетку.

2.1 Эпитаксиальные методы

Вопросы, связанные с механизмами роста, становятся чрезвычайно важными при создании гетероструктур и многослойных структур, от которых требуется высшая степень однородности состава при толщине менее 10 нм.

В случае гетероэпитаксиального роста, когда материалы растущей плёнки и подложки отличаются, возможны различные механизмы роста в зависимости от параметров этих материалов. Основные механизмы, реализующиеся в процессе гетероэпитаксиального роста, представлены на рисунке 7. В случае, когда параметры кристаллических решёток подложки и осаждаемого материала совпадают и в растущей плёнке не возникает механических напряжений, то механизм эпитаксиального роста зависит от поверхностных энергий подложки (γ_1), осаждаемого материала (γ_2) и энергии гетерограницы (γ_{12}).

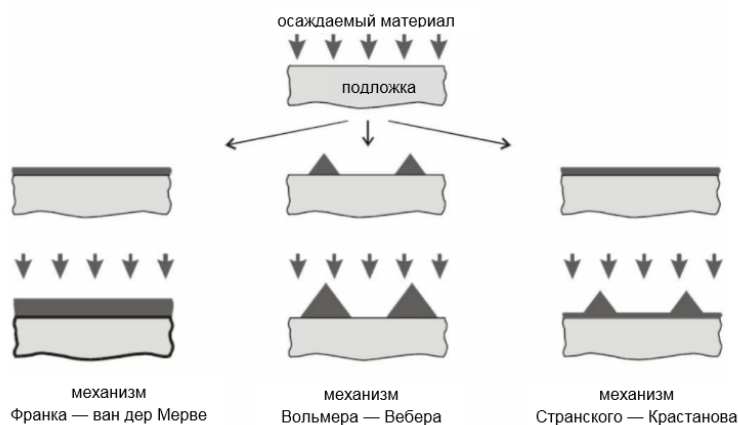


Рисунок 7 – Основные механизмы гетероэпитаксиального роста [7]

Если выполняется соотношение $\gamma_2 + \gamma_{12} < \gamma_1$, то происходит послойный рост, называемый так же ростом по механизму Франка — ван дер Мерве. В этом случае двумерный рост пленки приводит к уменьшению суммарной энергии системы за счёт уменьшения поверхностной энергии. При этом говорят, что осаждаемый материал «смачивает» подложку. Данный механизм роста реализуется при гомоэпитаксии.

Если же выполняется обратное соотношение $\gamma_2 + \gamma_{12} > \gamma_1$, то происходит островковый, трехмерный рост по механизму Вольмера — Вебера. В этом случае поверхность подложки «не смачивается» осаждаемым материалом.

В гетеросистемах, растущих по механизму Странского-Крастанова, выполняется соотношение $\gamma_2 + \gamma_{12} > \gamma_1$ для поверхностных энергий, но постоянные кристаллических решеток осаждаемого материала и подложки различны. На начальном этапе роста по механизму Странского — Крастанова осаждаемый материал образует однородный «смачивающий» слой», что приводит к уменьшению суммарной энергии системы. При дальнейшем увеличении количества осаждаемого материала происходит рост энергетического слагаемого, связанного с упругими напряжениями, вызванными рассогласованием кристаллических решеток пленки и подложки [7].

2.2 Молекулярно-лучевая эпитаксия

Молекулярно-лучевая эпитаксия является наиболее развитой до совершенства технологией вакуумного напыления тонких пленок. Ее отличие от классической технологии вакуумного напыления связано с более высоким уровнем контроля технологического процесса. В методе МЛЭ тонкие монокристаллические слои формируются на нагретой монокристаллической подложке за счет реакций между молекулярными или атомными пучками и поверхностью подложки. Высокая температура подложки способствует миграции атомов по поверхности, в результате которой атомы занимают строго определенные положения. Этим определяется ориентированный рост кристалла формируемой пленки на монокристаллической подложке. Успех процесса эпитаксии зависит от соотношения между параметрами решетки, пленки и подложки, правильно выбранных соотношений между интенсивностями падающих пучков и

температуры подложки. По сравнению с другими технологиями, используемых для выращивания тонких пленок и многослойных структур МЛЭ характеризуется, прежде всего, малой скоростью роста и относительно низкой температурой роста. К достоинствам этого метода следует отнести возможность резкого прерывания и последующего возобновления поступления на поверхность подложки молекулярных пучков различных материалов, что наиболее важно для формирования многослойных структур с резкими границами между слоями.

Установка для МЛЭ состоит из нескольких вакуумных камер, главной из которых является ростовая камера. Упрощенная схема ростовой камеры МЛЭ показана на рисунке 8. Испарение материалов, осаждаемых в сверхвысоком вакууме на подложку, закрепленную на манипуляторе с нагревательным устройством, осуществляется с помощью эффузионных ячеек (эффузия – медленное истечение газов через малые отверстия). Чаще всего ячейки являются источниками молекулярных потоков веществ-компонент материала ЭС. Это связано с тем, что наиболее часто используемые вещества являются легкоплавкими металлами или легко сублимируют. Сублимация – переход из твердого состояния в газообразное, минуя жидкую фазу. Как правило, в одной ростовой камере располагается несколько испарителей, в каждом из которых размещены основные компоненты пленок и материалы легирующих примесей.

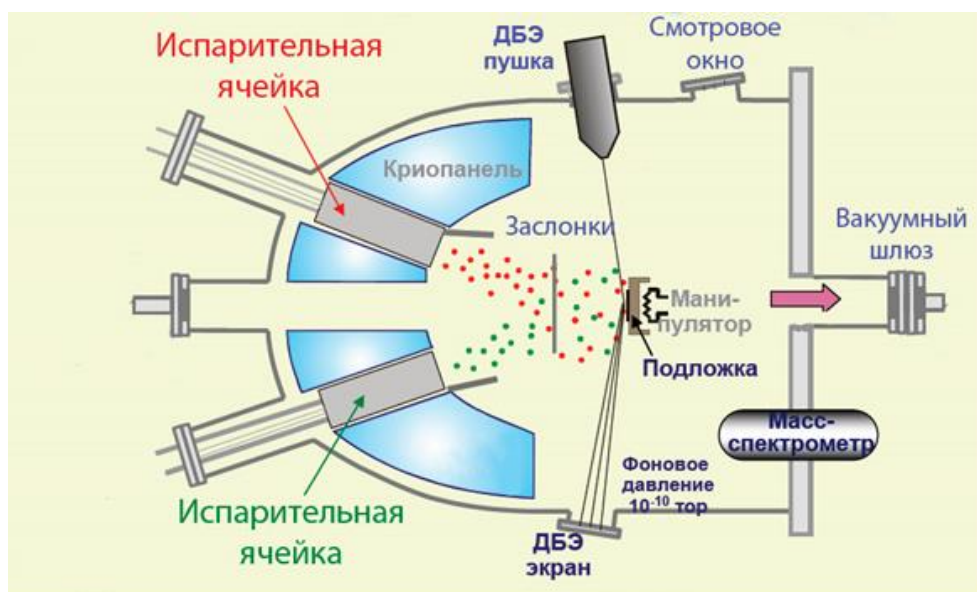


Рисунок 8 – Блок-схема ростовой камеры метода МЛЭ [8]

Важнейшим условием проведения МЛЭ является достижение сверхвысокого вакуума (СВВ). Остаточное давление должно быть не ниже $10^{-9} - 10^{-11}$ мм рт. ст. При этом рост реализуется практически атомными монослоями. Время роста одного монослоя порядка 1 секунды [8].

3 Транзисторы на основе Si и Ge

Транзистор – это полупроводниковый активный радиоэлемент, который необходим для генерирования, преобразования и усиления электрического сигнала (его частоты и силы). Его еще называют полупроводниковым триодом.

Этот элемент схемы необходим для работы практически всех известных электрических устройств (коммутатор зажигания, диодный мост, блок питания, переключатель нагрузки, датчик и т. д.). Конструктивно транзистор состоит из трех электродов: база, эмиттер, коллектор. Здесь эмиттером и коллектором представлены основные детали устройства, база выполняет функции управления сетью, усиления тока и его преобразования. Схема с таким электрическим элементом обозначается в виде трех электродных отводов, заключенных в круг. Стрелка указывает направление тока в эмиттере.

Существует два типа транзисторов: полевой и биполярный, они отличаются друг от друга принципом работы и областью использования. Полевой элемент управляется входящим напряжением сети, в то время, как биполярный – током [9].

Используя некоторые современные методы низкотемпературного роста, например, молекулярно-лучевую эпитаксию (МЛЭ) высококачественные многослойные гетероструктуры SiGe/Si могут быть получены в настоящее время с точно контролируемой толщиной и практически любых желаемых легирующих и композиционных профилей. Это позволило использовать гибридные гетерополимерные транзисторы SiGe и другие устройства, которые совместимы с существующей технологией Si. Эти многослойные гетероструктуры SiGe/Si улучшили электрические транспортные свойства, необходимые для высокоскоростных и высокочастотных операций. Устройства могут быть сделаны с относительно большими размерами и меньшим количеством шагов процесса без ухудшения характеристик устройства [10].

3.1 Физика работы полевого транзистора

Интегральные схемы внесли вклад в современную обработку информации и возможность использования систем связи. Основным функциональным элементом является транзистор, чаще всего используется МДП (металл-диэлектрик-полупроводник) или МОП (металл-оксид-полупроводник) транзистор с

изолированным затвором, который отделён от канала тонким слоем диэлектрика (обычно двуокись кремния SiO_2) [11]. Рисунок 9 иллюстрирует физическую структуру двух разных типов MOSFET. N-канальный объемный MOSFET построен на подложке p-типа с глубокими p^+ областями для облегчения контакта источника и стока. Неглубокие p^+ соединения соединяют источник и истощают канал p-типа. Тонкий затвор оксида (как правило, толщина SiO_2 около 1-2 нм) отделяет кремниевый канал от электрода затвора. На рисунке 9 (b) показан MOSFET с двойным затвором, который построен на тонкой кремниевой подложке и с затвором выше и ниже канала. Существуют многочисленные вариации. Например, FinFET (транзистор с двойным затвором), MOSFET с двойным затвором, транзистор с тремя затворами и многооборотный МОП-транзистор [12].

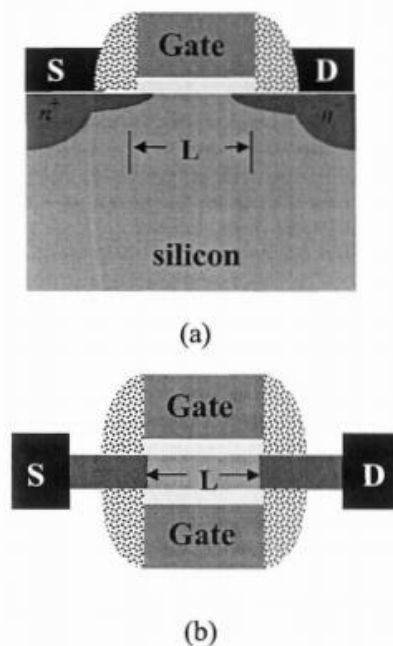


Рисунок 9 – Поперечные сечения: а) объемный, кремниевый MOSFET и б) двойной затвор МОП-транзистора [11]

Для любого типа MOSFET напряжение затвора модулирует проводимость канала p-типа путем поднятия или понижения высоты энергетического барьера между источником и каналом, как показано на рисунке 10. При низком стоке (рисунок 10 (a)), устройство работает как резистор с напряжением затвора, контролируя сопротивление, в то время как при высоком уклонении стока (рисунок 10 (b)) устройство работает как источник тока с напряжением затвора,

контролирующим величину от тока. Задача дизайнера-транзистора состоит в том, чтобы спроектировать соответствующий энергетический барьер между источником и стоком, чтобы устройство могло отключаться, и в то же время спроектировать структуру затвора, которая может эффективно модулировать барьер и включать транзистор.

Создание структуры МОП-транзистора, для обеспечения надлежащих электрических характеристик, это сложные двумерные профили легирования в канале р-типа, ультратонкий оксид затвора и сильно легированные сверхмалые отверстия источника/стока. Двойной затвор, три затвора и многооборотные МОП-транзисторы обеспечивают управление затвором проводимости канала, что позволяет источнику закрываться. Длина канала L задает масштаб устройства. Масштабирование устройства относится к процессу сокращения длины канала L для уменьшения размера устройства, но полная конструкция MOSFET обычно в 10-15 раз больше L (толщина оксида, глубина области, и т. д.) также необходимо уменьшить всё это соответственно для поддержания хороших электрических характеристик [11].

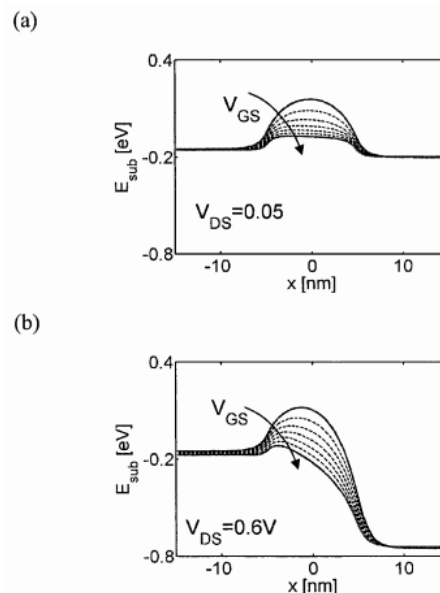


Рисунок 10 – Минимальная энергия электронов относительно положения равновесия, показывающая, как увеличивается напряжение затвора и снижает энергетический барьер между источником и стоком. Два случая: а) низкое напряжение стока б) высокое напряжение стока [11]

На рисунке 11 изображен ток стока, I_D , в зависимости от напряжения стока-источника, V_{DS} . Поскольку MOSFET имеет четыре терминала, существует несколько способов построения этих вольт-амперных характеристик. На рисунке 11 (а) изображена зависимость I_D - V_{DS} как на линейных, так и на логарифмических осях. В линейном масштабе, по существу, ток не течет до тех пор, пока напряжение затвора не достигнет критического значения, порогового значения напряжения, V_T . В логарифмической шкале мы видим, что ток стока фактически экспоненциально возрастает при $0 < V_{GS} < V_T$. Выше порогового значения, I_D изменяется в зависимости от $(V_{GS}-V_T)$ до характерной мощности, α . Для низких V_{DS} $\alpha=1$, но для высоких V_{DS} , $2 \geq \alpha \geq 1$. Максимальный ток проходит, когда напряжение питания подается между стоком и источником и между затвором и источником. Рисунок 11 (b). иллюстрирует участок I_D в зависимости от V_{DS} с V_{GS} в качестве параметра. Для низких значений V_{DS} MOSFET работает как резистор, зависящий от напряжения на затворе, но для высоких V_{DS} он работает, скорее как источник тока с контролируемым напряжением. Напряжение, разделяющее эти две области, является так называемым «напряжением насыщением стока». Рисунок 11 (с) показывает участок $\log I_D$ в зависимости от V_{GS} при низких и высоких напряжениях стока. Подпороговая область характеризуется ее наклоном или, что то же самое, подпороговое колебание, S , которое определяется числом милливольт увеличения напряжения на затворе, необходимое для увеличения тока стока в 10 раз. Для хорошо спроектированных МОП-транзисторов <80 мВ, теоретический нижний предел равен 60мВ при комнатной температуре. Другим важным показателем эффективности является ток, который течет, когда $V_{DS}=V_{DD}$ и $V_{GS}=0$. Хороший транзистор должен показывать высокий ток, низкий ток и быстрый переход между выключенным и включенным состояниями (т. е. малым S) [11].

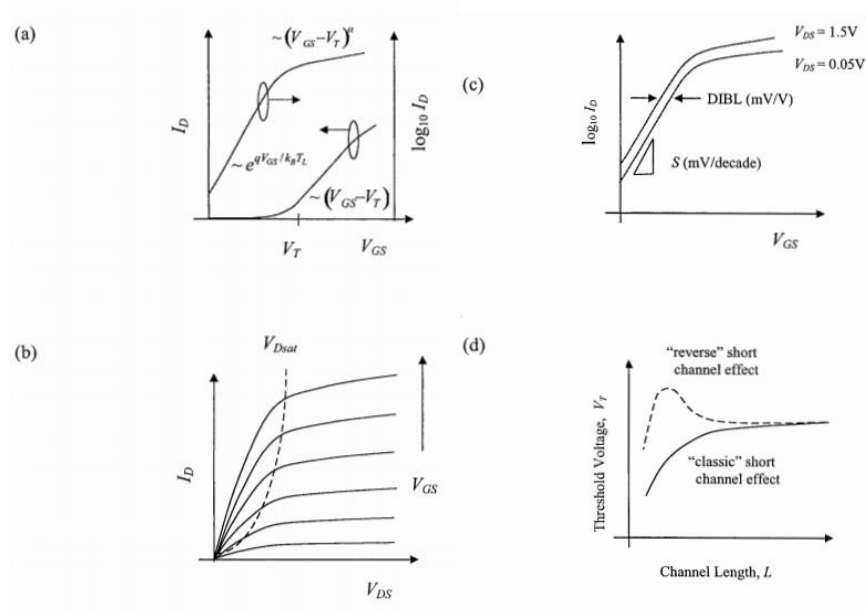


Рисунок 11 – ВАХ полевого МОП-транзистора а) I_D - V_{GS} для фиксированного V_{DS} и б) I_D - V_{DS} с V_{GS} как параметр, в) $\log I_D$ - V_{GS} при низких и высоких напряжениях стока и д) пороговое напряжение V_T , в зависимости от длины канала [11]

На рисунке 11 (с) также показано, что характеристики I_D - V_{GS} для низких и высоких V_{DS} проведены горизонтально (для слабо спроектированных МОП-транзисторов, S также изменено). Наконец, на рис. 11(d) показана зависимость V_T от длины канала L . Двумерные электростатические эффекты, как правило, уменьшают V_T при уменьшении L . Латеральные неоднородные профили легирования могут отменить этот эффект и произвести начальное увеличение V_T , так как L уменьшается. Целью проектирования транзистора является то, что V_T не зависело от L насколько это возможно. Поняв характеристики, можно относительно легко установить существенные особенности характеристики МОП-транзистора. Как показано на рисунке 12, для низкого V_{DS} MOSFET ведет себя как резистор, в то время как для больших значений V_{DS} он ведет себя скорее как источник тока [11].

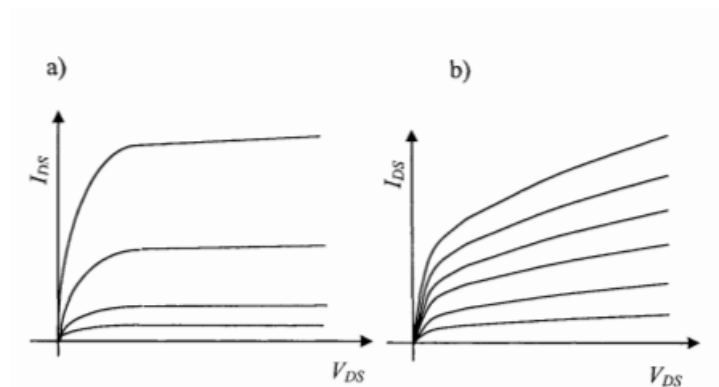


Рисунок 12 – ВАХ МОП-транзистора а) длинный канал (текущий ток изменяется как квадрат напряжения затвора) и б) короткий канал (ток изменяется линейно с напряжением затвора) [11]

3.2 Создание структур на Si и Ge

В последнее время интенсивно развивается промышленное производство кремниевых интегральных схем, использующих в качестве активных элементов гетеропереходные биполярные транзисторы со структурой SiGe/Si. Производство таких интегральных микросхем оказалось намного дешевле, чем производство гетеропереходных транзисторов на основе полупроводников A^3B^5 , т.к. используется хорошо отлаженная кремниевая технология. В настоящее время изготавливаются интегральные схемы, содержащие более 10^5 транзисторов. В отличие от гетеропереходных транзисторов на основе GaAs, эти транзисторы имеют узкозонную базу – тонкий напряженный слой $p^+-Si_{0,7}Ge_{0,3}$. При этом эмиттерный переход представляет собой гетеропереход I-го рода [13].

В настоящее время гетеропереходные биполярные транзисторы являются наиболее быстродействующими традиционными приборами микроэлектроники. Их предельная частота приближается к 400 ГГц, а основные области применения составляют аналоговые и аналого-цифровые интегральные схемы для устройств коммуникационной и измерительной техники. Для этих применений отработаны технологические процессы, позволяющие создавать в одном кристалле гетеропереходного биполярного транзистора комплементарные пары МДП-транзисторов. Такой подход обеспечивает оптимальные параметры по критерию цена/качество. Снижение степени легирования базы трудно осуществить технологически. Кроме того, уменьшение толщины базы и степени ее легирования ведет к увеличению сопротивления активной базы, что ухудшает частотные

свойства транзистора и снижает его усилительные свойства при больших плотностях тока (эффект оттеснения эмиттерного тока). Чрезмерное легирование эмиттера не приводит к повышению его эффективности вследствие эффектов вырождения. Поэтому концентрация примеси в активной базе не должна превышать $(1-3) \cdot 10^{17} \text{ см}^{-3}$. При этом уменьшение толщины базы до $\sim 0,1 \text{ мкм}$ снижает напряжение базы и увеличивает выходную проводимость транзистора вследствие эффекта Эрли, что, в конечном счете, снижает его усилительные свойства. Повышение степени легирования эмиттера и базы приводит к увеличению барьерной емкости эмиттерного перехода и ухудшению частотных характеристик транзистора.

Таким образом, при выборе электрофизических и геометрических параметров структуры приходится руководствоваться компромиссными соображениями, так как улучшение одних характеристик прибора неизбежно сопровождается ухудшением других. Радикальным способом преодоления указанных противоречий является выполнение биполярного транзистора в виде гетероструктуры, в которой эмиттер имеет большую ширину запрещенной зоны, чем база. В гетеропереходных биполярных транзисторах с узкозонной базой высокий коэффициент усиления базового тока может быть получен при большей концентрации примеси в базе, чем в эмиттере. За счет этого значительно снижаются сопротивление базы и барьерной емкости эмиттерного перехода, а также нейтрализуется действие эффекта Эрли, что позволяет существенно повысить частотные характеристики транзистора, расширить рабочий диапазон плотности эмиттерного тока и повысить напряжение прокола базы. В базе гетеропереходного транзистора с варизонной базой создаются чрезвычайно сильные встроенные электрические поля, которые ускоряют перенос неосновных носителей через базу и улучшают частотные характеристики транзистора. Наиболее высокими скоростными характеристиками обладают гетеропереходные транзисторы на основе гетероструктур A^3B^5 . Однако широкое практическое применение находят гетеропереходные транзисторы на основе гетероструктур SiGe/Si [13].

4 Обзор работ по созданию транзисторов на основе Si, Ge и SiGe

Как было выяснено ранее, устройства могут быть сделаны с относительно большими размерами и меньшим количеством шагов процесса без ухудшения характеристик устройства. Поэтому себестоимость устройства SiGe может быть ниже, чем стоимость аналогичного устройства, изготовленного из Si с использованием обычных конструкций. Кроме того, для устройств такого же типа производительность устройств SiGe намного лучше, чем у устройств Si. Целью данного исследования, которым занимался Kaicheng Lia, являлось использование МЛЭ для роста высококачественных многослойных гетероструктур SiGe/Si. В статье [14] обсуждаются некоторые вопросы, связанные с контролем роста и качеством выращенных кристаллических структур, и приводятся некоторые результаты материальных характеристик. Для реализации гетероструктур SiGe/Si для биполярных транзисторов есть два очень важных вопроса. Один из них – это правильная конструкция устройства, а другой – рост структуры с псевдоморфным слоем с высоким качеством кристаллизации и идеальными соединительными интерфейсами. Чтобы получить напряженную структуру SiGe/Si, толщина слоя SiGe должна быть ограничена соответствующей критической толщиной. Хотя критическая толщина, например, $\text{Si}_{0.8}\text{Ge}_{0.2}$, не может превышать 10 нм, согласно теории равновесия Мэттьюза и Блейкеска, о которой говорится в статье [15], используя низкотемпературный процесс МЛЭ, полностью напряженный слой $\text{Si}_{0.8}\text{Ge}_{0.2}$ в метастабильной фазе может быть выращен до 200 нм без генерации неправильных дислокаций. Это имеет решающее значение, поскольку для практической гетероструктуры толщина базового слоя SiGe составляет 30-60 нм. С другой стороны, температура роста может быть не слишком низкой, что в противном случае не исключало бы очень высокую плотность дефектов вакансионного типа. При этом термическая стабильность материала SiGe будет ухудшена. Поэтому в настоящей работе была выбрана температура роста 550 °C для слоя SiGe. Другим фактором, связанным с ростом, является то, что существует резкое различие, это скорость сегрегации В между скоростью роста В легированного Si и SiGe [5]. Чтобы не допустить диффузии в область эмиттера, необходимо добавить 3-5 нм нелегированного SiGe после роста базового слоя SiGe,

легированного В. Разработанная многослойная структура Si/SiGe для применений гетероструктур показана на рисунке 13.

Моделирование устройств, проводилось с использованием программного обеспечения Medici для структуры, показанной на рисунке 13. Без учета размера одномерного устройства, симуляция показала ожидаемую частоту резкости в 30 ГГц. При рассмотрении влияния относительно большой площади излучателя ($3 \times 6 \text{ мм}^2$, ограниченной фотолитографией) и некоторых неидеальных эффектов, в том числе большой паразитной емкости, введенной связующими подушечками из-за отсутствия изоляции коллектора и последовательного сопротивления при различных контактах, моделирование двумерных устройств дает резко уменьшенное значение $f_T \pm 5,8 \text{ ГГц}$.

N ⁺ -Si	$> 5 \times 10^{19} \text{ cm}^{-3}$	120 nm
N-Si	$5 \times 10^{17} \text{ cm}^{-3}$	100nm
i - Si _{0.82} Ge _{0.18}		5nm
P - Si _{0.82} Ge _{0.18}	$2 \times 10^{19} \text{ cm}^{-3}$	40nm
i - Si _{0.82} Ge _{0.18}		5nm
N - Si	$8 \times 10^{16} \text{ cm}^{-3}$	400nm
N ⁺ - Si (100)	substrate	

Рисунок 13 – Многослойная структура SiGe/Si на основе гетероструктур [14]

На рисунке 14 (а) показаны типичные выходные вольт-амперные характеристики SiGe. Предварительно были измерены три напряжения 6,5 В, 12 В и 4 В, которые согласуются с ожидаемыми значениями напряжения пробоя для соответствующей концентрации легирования. Кроме того, устройство демонстрирует очень хорошее поведение насыщения, а полученное раннее напряжение составило $> 350 \text{ В}$. На рисунке 14 (b) измеренные значения усиления тока, h_{FE} , изображены как функция коллектора от базового соединения.

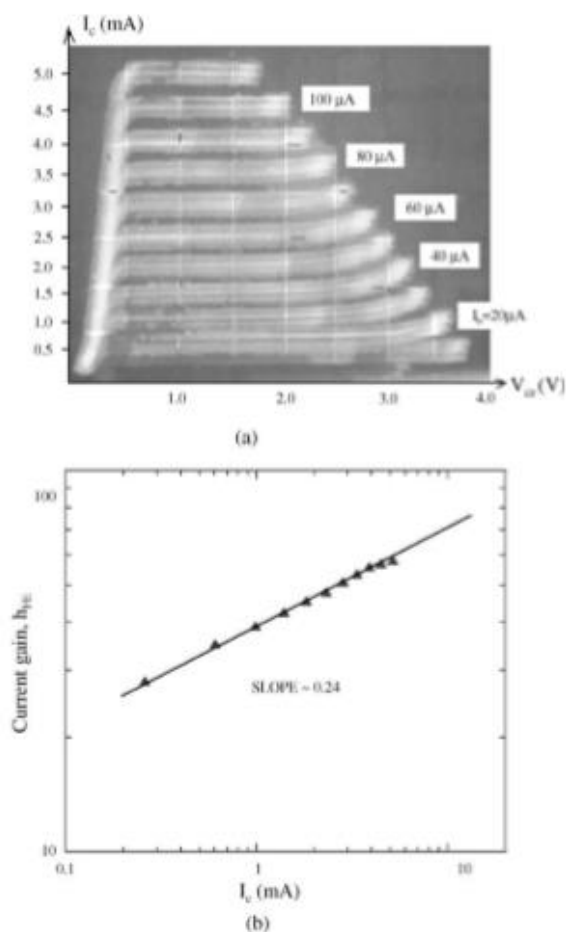


Рисунок 14 – а) ВХХ Si/SiGe на гетероструктуре с конфигурацией общего эмиттера и б) измеренное усиление тока в зависимости от тока коллектора [14]

Измеренное значение f_T находится в хорошем согласии с имитируемыми результатами, является положительным знаком того, что выращенные многослойные гетероструктуры SiGe/Si подходят для применений гетероструктур. Наконец, стоит упомянуть, что выход устройства был очень высоким ($>90\%$), что опять-таки свидетельствует о высококачественных гетероструктурах SiGe/Si, выполненных МЛЭ. Материальные характеристики показали, что рост был очень хорошо контролируемым, а полученные структуры имели высокое качество кристаллизации и соединения. В результате, можно сказать, что приведенная архитектура на рисунке 13 является перспективной структурой для будущих устройств.

В следующей не маловажной статье [16], приведена структура PMOSFET Si/SiGe изображенная на рисунке 15, которые включают в себя выбор материалов затвора, определение процентного содержания и профиля германия в канале SiGe,

оптимизация толщины двуокиси кремния, слоя кремния и регулировка порогового напряжения. Вся структура слоя выращивается с помощью молекулярной лучевой эпитаксии на подложке n-Si. Структура слоя состоит из слоя $\text{Si}_{1-x}\text{Ge}_x$, x может варьироваться от 0,15-0,25, за которым следует слой Si, который может отделять SiGe-канал от Si/SiO₂-интерфейса, так что отверстие в канале SiGe будет меньше рассеиваться интерфейсом Si/SiO₂. Над слоем Si образуются диэлектрические и затворные элементы SiO₂.

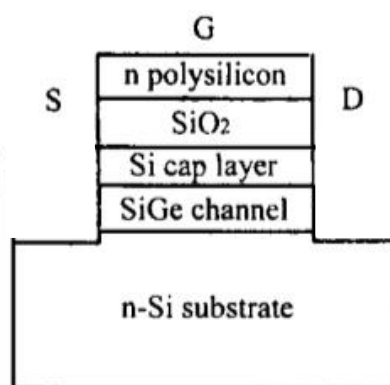


Рисунок 15 – Схема поперечного сечения устройства [16]

По сравнению с обычным Si PMOSFET, SiGe PMOSFET имеет ряд преимуществ. Во-первых, подвижность дырок в напряженном SiGe значительно улучшается. Это связано главным образом с тем, что наличие напряжения изменяет структуру энергетической зоны, а одноосное напряжение уменьшает рассеяние дырок между зонными зазорами и плотностью состояния валентной зоны. Подвижность дырок выше, чем у Si с той же плотностью легирования, даже если учитывается сплав. Во-вторых, когда толщина слоя SiGe меньше длины волны Де Бройля, в канале SiGe будет образовываться двумерный дырочный газ, и будет уменьшено рассеивание до отверстия, тем самым улучшается подвижность дырок. В-третьих, структура скрытого канала SiGe PMOSFET уменьшает влияние максимального электрического поля на основной ток, который может снизить выход горячего носителя и преодолеть ухудшение характеристик устройства в результате инжекции горячих носителей. Основываясь на характеристиках PMOSFET SiGe, в статье [16] приведен ряд принципов оптимизации, согласно которым SiGe PMOSFET спроектирован следующим образом: выбор материала

затвора. Поскольку существует разница в работе между n^+ и p^+ поликремнием, пороговое напряжение V_T устройства с n^+ затвором примерно на 1,4 В выше, чем у p^+ затвора. Для достижения проектного назначения ($V_T = -0,8 \sim -1,0$ В) и упрощения регулировки порогового напряжения использовали затвор n^+ поликремний. Факторами, ограничивающими возможную наименьшую толщину, являются:

- оксид затвора должен быть достаточно толстым, чтобы претерпевать рабочее напряжение затвора и должен быть хорошо управляемым технически;
- слой Si должен иметь достаточную толщину, чтобы он мог эффективно отделять носители на канале от интерфейса Si / SiO₂;
- При любом рабочем напряжении затвора паразитный ток в слое покрытия Si должен быть меньше, чем в канале SiGe.

Исходя из правил проектирования, конструкция SiGe PMOSFET разработана со следующими параметрами $N_{sub} = 8 \times 10^{16} \text{ см}^{-3}$, $N_{ch} = 5 \times 10^{15} \text{ см}^{-3}$, $N_{cap} = 1 \times 10^{17} \text{ см}^{-3}$, $T_{окс}=18 \text{ нм}$, $T_{cap}=6 \text{ нм}$, $x=0,15 \sim 0,25$, $T_{ch}=20 \text{ нм}$. Моделирование показывает $V_T=-0,85 \text{ В}$, $g_m=65 \text{ мс/мм}$, что намного выше, чем у Si PMOSFET ($g_m=42 \text{ мс/мм}$) с той же структурой. Расчет g_m проводился с помощью формулы (1).

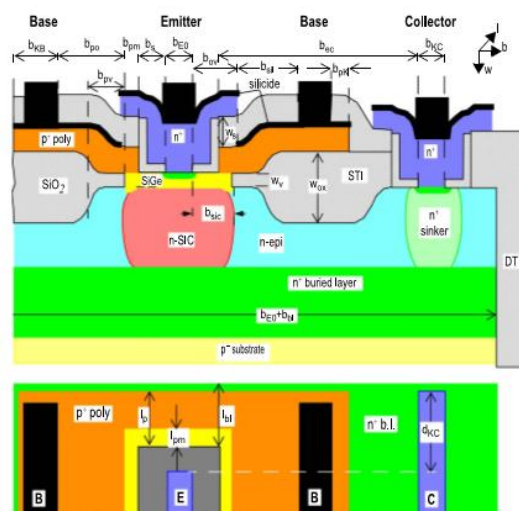
$$g_m = \mu_p \frac{W}{L} C_{ch} (V_{gs} - V_T) \quad (1)$$

где g_m – крутизна, μ_p - подвижность дырок, W и L - ширина и длина канала соответственно. Чтобы улучшить g_m , C_{ch} должен быть увеличен, где C_{ch} – эффективная емкость, которая представляет собой комбинацию емкости затвора оксида $C_{окс}$ и емкости слоя Si C_{cap} .

Благодаря теоретическому анализу и моделированию был спроектирован Si/SiGe PMOSFET с длиной канала 2 мкм и для сравнения обычный Si MOSFET технологией с использованием МЛЭ. Результаты эксперимента согласуются с результатами моделирования в целом, и его производительность значительно лучше по сравнению с результатами обычного Si PMOSFET.

В статье [17] Michael Schroter представил технологическую «дорожную карту» для электрических характеристик высокоскоростных гетеропереходных биполярных транзисторов на основе кремния-германия (SiGe) для общих результатов различных одномерных, двухмерных и трехмерных технологий автоматизированного проектирования (TCAD).

Множества параметров компактной модели были созданы с помощью специальной программы [18], которая включает в себя вычисление всех компонентов паразитной области транзистора. Различные архитектуры процессов могут быть реализованы путем выбора размеров и электрических параметров соответственно.



27

На рисунке 17 показаны частоты в зависимости от масштабного коэффициента S полученные в статье [17], который представляет собой боковое масштабирование структуры транзистора соответствующей ширине излучателя 115 нм. Значительное падение f_T в сторону слишком агрессивного бокового уменьшения и падения f_{max} для слишком больших боковых размеров ограничивает диапазон для выбора сбалансированной конструкции. Подходящие размеры нового узла можно найти из диапазона, где отношение $f_{max}=f_T$ составляет около 1,5-2, что, по-видимому, близко к точке перегиба кривой чувствительности f_{max} . Если это соотношение не может быть достигнуто в разумных размерах целевого узла, изменение архитектуры или новый одномерный профиль или улучшение оценочных параметров, зависят от процесса, таких как контактное сопротивление.

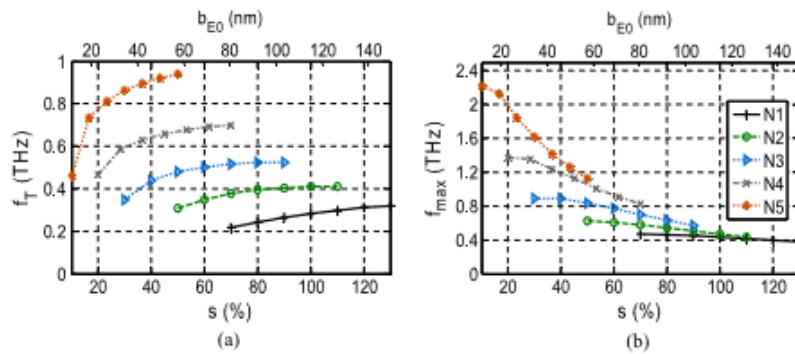


Рисунок 17 – Результаты трехмерного масштабирующего анализа: пиковые значения а) транзитной частоты и б) максимальная частота колебаний по сравнению с коэффициентом масштабирования для всех узлов с набором параметров [17].

Прогнозы, полученные до сих пор, были основаны на различных предположениях. На данный момент определены основные проблемы, как для технологических возможностей, так и для моделирования, и обсуждаются возможные подходы к их решению [17].

Sentaurus

САПР (система автоматизированного проектирования) Sentaurus фирмы Synopsys (США) относится к числу известных и широко используемых во всем мире систем моделирования. Многие крупные фирмы, занимающиеся производством полупроводниковых приборов, пользуются пакетом Sentaurus, который позволяет не только проектировать полупроводниковые приборы, но и разрабатывать новые технологии, исследовать физические процессы в полупроводниках. Фактически эта система моделирования является пакетом, как для научных исследований, так и виртуального производства. На сегодняшний день разработано множество программных продуктов для моделирования процессов микроэлектроники, таких, например, как Silvaco (США), Microtec (Канада).

Synopsys Sentaurus TCAD – профессиональный софт для моделирования полупроводниковых приборов и создания техпроцессов их изготовления. Sentaurus TCAD позволяет создавать конструкцию микро- и нано- электронных приборов, путем разработки технологических процессов их изготовления. Также с помощью моделирования можно определить концентрацию любой примеси и материала, рассчитать паразитные емкости/индуктивности, провести анализ для постоянного и малого переменного сигнала. Выделяют такие преимущества, как создание 2D и 3D структур с использованием прямых операций CAD и шагов эмуляции процесса, удобный интерактивный графический интерфейс пользователя с современной визуализацией, графический интерфейс пользователя и интерфейс для создания сетки, команды, которые можно записывать и воспроизводить из графического пользовательского интерфейса.

5.1 Описание программы

TCAD-системы позволяют проводить многомерное моделирование полупроводниковых структур, используя в качестве начальных данных описание технологического маршрута их изготовления. Принцип работы TCAD основан на численном решении фундаментальных физических уравнений, описывающих каждый слой структуры. Достоинствами этих систем является универсальность,

комплексность, возможность задавать и изменять основные параметры технологических операций, определять оптимальные размеры, места расположения контактов и т.д. Современные TCAD-системы представляют собой комплекс программных продуктов, позволяющих решать следующие задачи:

- моделировать технологические операции (отжиг, ионное легирование, эпитаксия и др.),
- рассчитывать распределение примесей, транспорт носителя заряда, толщины слоев и другие электрофизические параметры структуры;
- моделировать структуры, получаемые в результате проведения последовательности технологических операций;
- рассчитывать с помощью численных методов электрооптические, электромагнитные и другие характеристики полупроводниковых структур;
- оптимизировать этапы технологических операций и параметры полупроводниковых структур.

Sentaurus TCAD – это комплекс программ компании Synopsys, предназначенный для моделирования широкого спектра полупроводниковых структур. Он состоит из нескольких основных компонентов:

- Sentaurus Workbench;
- Sentaurus Process;
- Sentaurus Structure Editor;
- Sentaurus Mesh;
- Sentaurus Device;
- Модули визуализации.

TCAD-моделирование широко используется в полупроводниковой промышленности. Поскольку с каждым годом технологии производства становятся все более сложными, разработка полупроводниковых структур все больше и больше полагается на численное моделирование. Это позволяет сократить расходы на создание полупроводниковых приборов и ускорить процесс их разработки [19].

5.2 Расчет на простых материалах GaAs

На первом этапе работы необходимо провести верификацию программы. Было проведено моделирование НЕМТ-транзистора на основе

GaAs/AlGaAs/InGaAs гетероструктуры с помощью программного комплекса Sentaurus TCAD.

Запустив программу SWB, на панель инструментов была добавлена программа Sentaurus Structure Editor, при помощи которой формировалась топология будущего полупроводникового прибора. В текстовом окне были написаны все необходимые команды с необходимыми параметрами

- слой твердого раствора InGaAs толщиной 12 нм;
- слой GaAs толщиной 1,5 нм;
- слой твердого раствора AlGaAs толщиной 40 нм;
- слой GaAs толщиной 85 нм.

Результат построения топологии прибора изображен на рисунке 18.

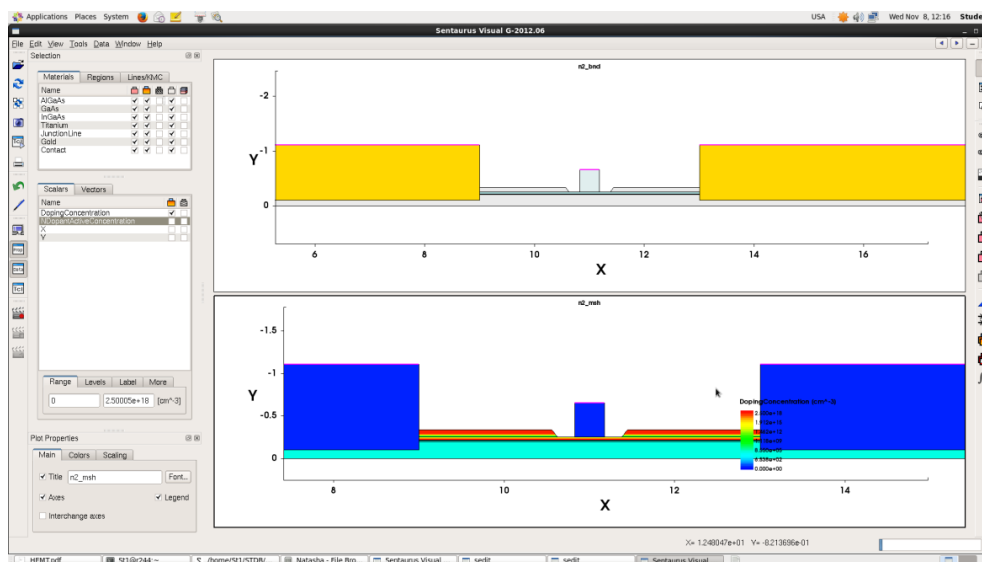


Рисунок 18 – Изображение топологии HEMT-транзистора с учетом распределения примеси

Следующим этапом является моделирование электрофизических свойств данного транзистора в равновесном состоянии. Для этого в существующий проект необходимо добавить инструмент Sentaurus Device (SDevice). Данный инструмент добавляется в проект аналогично инструментам SDE и snmesh. После завершения процедуры моделирования SDevice получили зонную диаграмму транзистора в области затвора. Завершающим этапом данной работы является построение семейства ВАХ транзистора. Добавляем в проект SDevice необходимые 9 значений напряжения, минимальное значение напряжения $V_0=0$ В и шаг -0,2. В результате

будет создан набор файлов, которые содержат вольт-амперные характеристики транзистора с разным смещением на затворе (рисунок 19). Значения построенных характеристик при разном значении напряжения сверху вниз $V=0$ В, $V=-0,2$ В, $V=-0,4$ В, $V=-0,6$ В, $V=-0,8$ В, $V=-1,0$ В, $V=-1,2$ В, $V=-1,4$ В. $V=-1,6$ В.

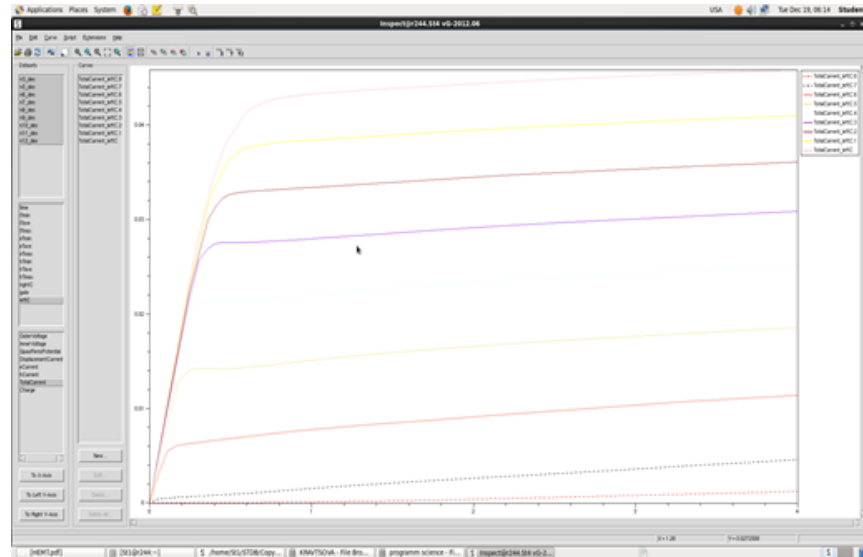


Рисунок 19 – ВАХ транзистора на основе GaAs/AlGaAs/InGaAs полученные экспериментально

На рисунке 20 представлена вольт-амперная характеристика НЕМТ-транзистора на основе GaAs/AlGaAs/InGaAs с методических указаний [20]. Из полученных мною результатов и результатами, которые для нас являются эталонными, можно сделать вывод, что верификация программы прошла успешно и мы можем рассчитывать различные структуры, в точности транзисторы на основе SiGe.

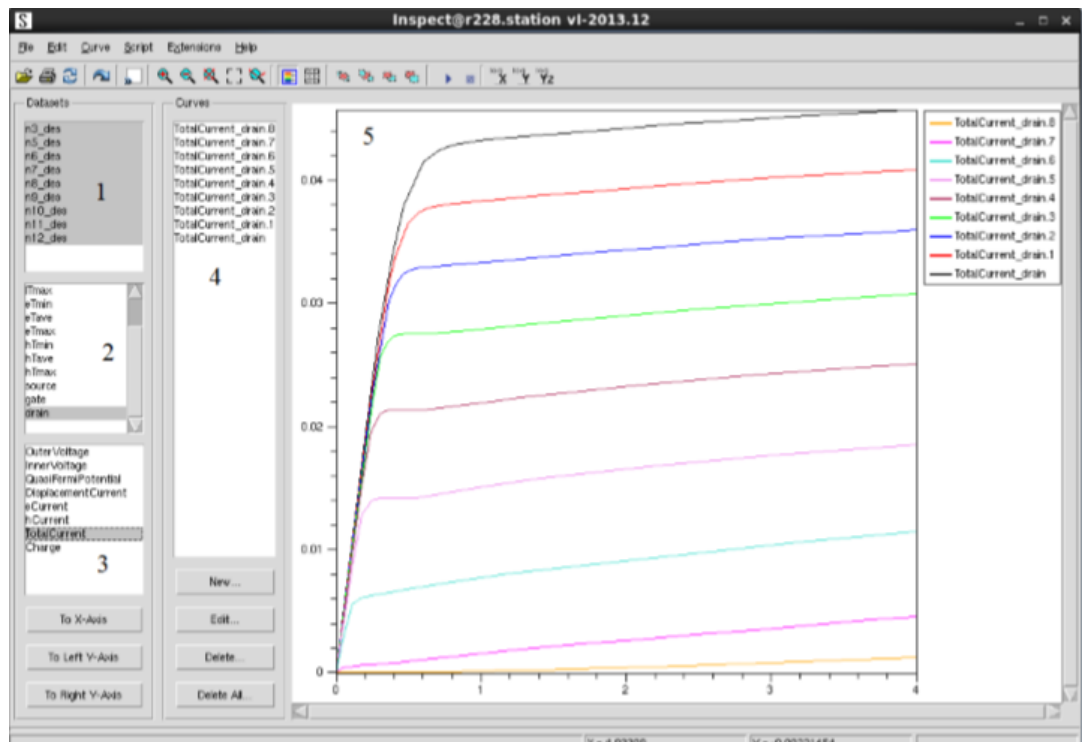


Рисунок 20 – ВАХ НЕМТ-транзистора на основе GaAs/AlGaAs/InGaAs с цикла лабораторных работ по моделированию электрофизических характеристик при $V=0$ В, $V=-0,2$ В, $V=-0,4$ В, $V=-0,6$ В, $V=-0,8$ В, $V=-1,0$ В, $V=-1,2$ В, $V=-1,4$ В, $V=-1,6$ В (сверху-вниз) [20]

5.3 Расчет параметров для быстродействующего транзистора Si/SiGe

Моей задачей являлось моделирование быстродействующего транзистора с помощью программного комплекса «Sentaurus TCAD». Толщины и концентрация примеси указывались соответственно с требованиями используемой структуры, представленной в статье [16]. Задаваемые концентрации: $N_{n-Si}=8 \times 10^{16} \text{ см}^{-3}$, $N_{SiGe}=5 \times 10^{15} \text{ см}^{-3}$, $N_{Si}=1 \times 10^{17} \text{ см}^{-3}$. Задаваемые толщины: $T_{SiO_2}=18 \text{ нм}$, $T_{Si}=6 \text{ нм}$, $T_{SiGe}=20 \text{ нм}$, $T_{nSi}=100 \text{ нм}$, $T_{polySi}=50 \text{ нм}$, длина канала L составляла 2 мкм , $x=0,2$.

Запустив программу SWB, на панель инструментов была добавлена программа Sentaurus Structure Editor, при помощи которой формировалась топология будущего полупроводникового прибора, представленная на рисунке 21. Характеристики полупроводниковых приборов зависят не только от размеров и взаимного расположения слоев структуры, но и от концентрации, типа и пространственного распределения примеси. Поэтому следующим этапом моделирования является формирование заданного профиля примеси в слоях. Для

реализации данной задачи в рамках будет использован инструмент snmesh, который необходимо добавить в проект после инструмента SDE.

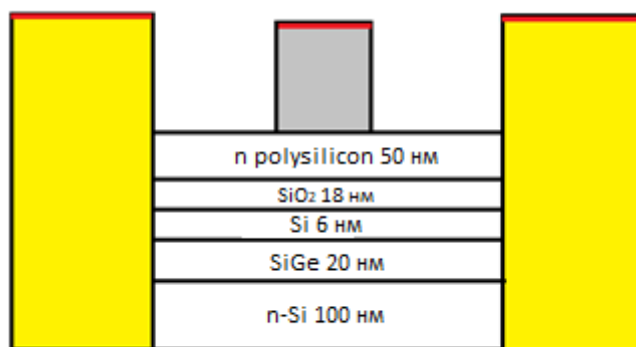


Рисунок 21 – Поперечное сечение моделируемого устройства

Результат моделирования топологии будущего прибора с помощью программы TCAD Sentaurus с учетом всех параметров показан на рисунке 22.



Рисунок 22 – Изображение топологии транзистора на основе SiGe

Заключительным этапом данной работы является построение семейства ВАХ транзистора для исследуемой структуры. Добавляем в проект SDevice необходимые значения напряжения, минимальное значение напряжения $V_0=0$ В и шаг 0,001 для более точных построений. При описании программы мы подавали отрицательное смещение. В результате будет создан набор файлов, которые содержат вольт-амперные характеристики транзистора с разным смещением (рисунок 23).

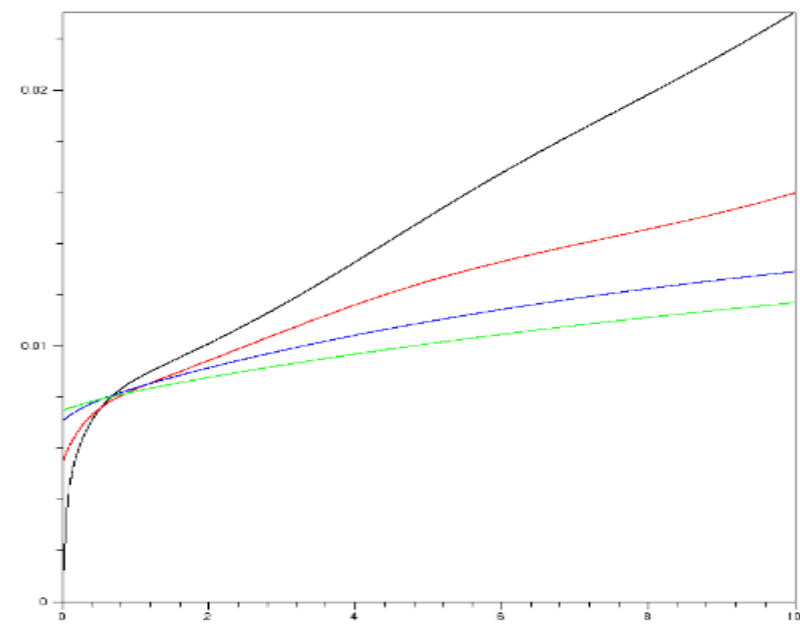


Рисунок 23 – Вольт-амперные характеристики транзистора на основе SiGe при $V=0$ В (черная ветвь), $V=-0,2$ В (красная ветвь), $V=-0,6$ В (синяя ветвь), $V=-1,0$ В (зеленая ветвь)

Таким образом, показана возможность проведения моделирования наногетероструктур кремний – германий с помощью программного комплекса «Sentaurus TCAD», а также получено хорошее совпадение расчетных и экспериментальных результатов.

ЗАКЛЮЧЕНИЕ

Быстродействующие гетеропереходные транзисторы на основе соединений Si/Ge являются наиболее интересными для развития науки. Твердые растворы SiGe –это перспективные новые материалы. С одной стороны, его электрические и оптические свойства могут быть гибко адаптированы к требованиям конструкции, с другой стороны, технология SiGe совместима с традиционной технологией Si [14]. Таким образом, гетеропереходные SiGe и SiGe MOSFET обладают более высоким ценовым соотношением и могут широко применяться в различных областях электроники. Исследования показывают, что SiGe MOSFET обладает рядом преимуществ, таких как низкое энергопотребление, высокий уровень интеграции чипов, высокая частота отсечки и простые технологии.

Метод молекулярно-лучевой эпитаксии является самым перспективным методом для создания и исследования различных структур. Сверхвысокий вакуум позволяет выращивать качественные тонкие пленки без дефектов. Благодаря вакууму в камере роста исключается содержание примесей, а также увеличивается свободный пробег атомов, что значительно увеличивает качество выращиваемых пленок. Низкая температура в процессе роста уменьшает диффузию атомов и молекул из прилегающих материалов. Наличие систем управления молекулярных источников дают возможность резкого прерывания и возобновления поступления потоков атомов и молекул выращиваемого материала, что позволяет создавать резкие границы структур между слоями. Возможность анализировать структуры, состав и морфологию растущих слоев в процессе их формирования способствует получению совершенных эпитаксиальных структур.

Таким образом, в ходе выполнения данной работы были получены следующие результаты:

1. Рассмотрены основы теории полупроводниковых структур, гетероперехода и способы получения наногетероструктур .
2. Проведен обзор по последним достижениям в разработке конструкций биполярных и полевых транзисторов на основе системы кремний-германий.
3. Показана перспективность использования метода МЛЭ для синтеза наногетероструктур.

4. С помощью TCAD Sentaurus создана полупроводниковая модель НЕМТ-транзистора на основе GaAs с учетом распределения примеси и построены выходные ВАХ транзистора.

5. Проведена экспериментальная работа по созданию конструкции на основе твердых растворов SiGe и получены выходные вольт-амперные характеристики исследуемой конструкции с помощью программного обеспечения TCAD Sentaurus.

СПИСОК ЛИТЕРАТУРЫ

1. Лозовский В. Н. Нанотехнология в электронике / В. Н. Лозовский, Г. С. Константинова, С. В. Лозовский // Введение в специальность: учебное пособие. 2-е изд., испр. СПб.: Издательство «Лань». – 2008. – 336 с.
2. Bimberg D. Quantum dots: paradigm changes in semiconductor physics / D. Bimberg // ФТП. – 1999. – Т. 33. – Вып. № 9. – С. 1044 – 1048.
3. Raffaele R. P. Physics of quantum structures in photovoltaic devices / R. P. Raffaele, J. D. Andersen // NASA/CP. – 2005. – № 2. – P. 226 – 232.
4. Войцеховский А. В. Физические основы полупроводниковой фотоэлектроники / А. В. Войцеховский, И. И. Ижнин, В. П. Савчин, Н. М. Вакив. – Томск: Издательский Дом Томского государственного университета. – 2013. – 560 с. + 2 стр. вклеек.
5. Рогальский А. Инфракрасные детекторы / А. Рогальский. – Новосибирск: Наука. – 2003. – 636 с.
6. Филатов Д. О. Фотоэлектрические свойства наноструктур GeSi/Si. учебное пособие / Д. О. Филатов, М. А. Исаков, М. В. Круглова. – Н. Новгород: ННГУ. – 2010. – 118 с.
7. Лобанов Д. Н. Рост Ge(Si) самоформирующихся наноостровков на подложках Si(001) методом молекулярно пучковой эпитаксии / Д. Н. Лобанов, А. В. Новиков, М. В. Шаляев // Электронное методическое пособие. Н. Новгород: ННГУ. – 2010. – 17 с.
8. Иванов С. В. Молекулярно-пучковая эпитаксия: принципы, оборудование, применения, мировые тенденции / С. В. Иванов. – СПб.: Лекции для аспирантов ФТИ СПб. – 2011. – 54 с.
9. Основы электротехники [Электронный ресурс] // URL: <https://www.asutpp.ru> (дата обращения 14.05.2018).
10. Kasper E. Properties of Silicon Germanium and SiGe / E. Kasper, K. Lyutovich. // Carbon, EMIS Datareviews Series, INSPEC, London. – 2000. – No. 24.
11. Lundstrom Mark S. Nanoscale Transistors Device Physics, Modeling and Simulation / Mark S Lundstrom, Guo Jing // Printed in the United States of America. – 2006. – P. 39 – 45, 61 – 63.

12. Frank D. Device Scaling Limits of Si MOSFETs and Their Application Dependencies // Proc. IEEE. – 89. – 2001. – P. 259 – 288.
13. Pierret R. F. Fundamentals of Semiconductor Devices // Addison-Wesley, Reading, MA. – 1996.
14. MBE-based SiGe/Si heterojunction multilayer structures // Li Kaicheng [et al.] // J. Crystal Growth. – 2001. – P. 744–748.
15. Matthews J. W., Blakeslee A. E, J. Crystal Growth. – 1974. –P. 118.
16. Peifeng Yang Design and fabrication of Si/SiGe PMOSFETs // Yang Peifeng, Li Jingchun, Yu Qi, Wang Xiangzhan. J. Electronics. – 2002. – V.19 – No 1.
17. SiGe HBT Technology: Future Trends and TCAD-Based Roadmap // Michael Schroter [et al.] // Proc. IEEE. – 2017. – V. 105. – No. 6.
18. TRADICA – An integrated modeling tool linking process and circuit design // Zimmermann Y [et al.] // Proc. IEEE Int. Semicond. Conf. Dresden-Grenoble. – 2009.
19. Sentaurus TCAD User Guide, Synopsys [Электронный ресурс] // URL: <http://www.synopsys.com> (дата обращения 12.06.2018).
20. Моделирование электрофизических параметров и характеристик HEMT-структур в TCAD Sentaurus [учеб. – метод. пособие по курсу «Нанотехнологии» – Н. – 2010.



(/index.php)

Поиск заимствований в научных текстах^β

(/index.php/ru/)

(/index.php/en/)

Введите текст:

...или загрузите файл:

Файл не выбран...

Выбрать файл...

Укажите год публикации:

2018 ▼

Выберите коллекции

Все

Рефераты

Авторефераты

Иностранные конференции

PubMed

Википедия

Российские конференции

Иностранные журналы

Российские журналы

Энциклопедии

Англоязычная википедия

Анализировать

Проверить по расширенному списку коллекций системы Руконтекст (<http://text.rucont.ru/like>)

Обработан файл:

диплом.docx.

Год публикации: 2018.

Оценка оригинальности документа - 92.23%

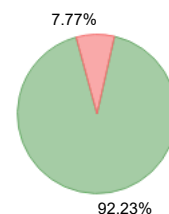
Процент условно корректных заимствований - 0.0%

Процент некорректных заимствований - 7.77%

Просмотр заимствований в документе

Время выполнения: 18 с.

Документы из базы

[Значимые оригинальные фрагменты](#)[Библиографические ссылки](#)[Искать в Интернете](#)

Источники

Дополнительно