

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РФ

Национальный исследовательский Томский государственный университет
Томский государственный университет систем управления и радиоэлектроники
Болгарская Академия наук
ООО «ЛИТТ»

ИННОВАТИКА-2017

СБОРНИК МАТЕРИАЛОВ

**XIII Международной школы-конференции студентов,
аспирантов и молодых ученых
20–22 апреля 2017 г.
г. Томск, Россия**

Под ред. А.Н. Солдатов, С.Л. Минькова

Scientific & Technical Translations



ИЗДАТЕЛЬСТВО

Томск – 2017

РЕАЛИЗАЦИЯ ВЫСОКОПРОИЗВОДИТЕЛЬНОЙ ВЫЧИСЛИТЕЛЬНОЙ СТРУКТУРЫ ОБРАБОТКИ БИНАРНОГО ИЗОБРАЖЕНИЯ НА БАЗЕ ПЛИС

В.В. Шатравин

*Национальный исследовательский Томский государственный университет
e-mail: vladiksat@list.ru*

IMPLEMENTATION OF FPGA-BASED HIGH-PERFORMANCE COMPUTATIONAL ARRAY OF BINARY IMAGE PROCESSING

V.V. Shatravin

National Research Tomsk State University

The article describes a new image processing method. The approach is based on synthesis of photosensitive matrix with homogeneous computational array, each pixel of which processes one photo sensor of matrix. The processing represents typical morphological operations on binary images with structuring element. The author has explored the implementing of the computational array by FPGA.

Keywords: high-performance image processing, reconfigurable systems, FPGA-based computational array, morphological operations, computer vision.

Повсеместное внедрение информационных систем в управление технологическими процессами ставит перед инженерами всё новые задачи. Среди таких задач стоит обработка данных, генерируемых системой технического зрения (СТЗ), обеспечивающей контроль и управление осуществляемыми технологическими операциями. Одна из основных операций над данными является фильтрация и выделение областей интереса на каждом кадре видеоряда. Классический метод обработки подразумевает передачу оцифрованных при помощи светочувствительных матриц сцен на вычислительную систему, осуществляющую определенные операции в контексте решаемой задачи. В связи с этим, для повышения быстродействия применяют два подхода:

- увеличение производительности вычислительной системы;
- совершенствование и оптимизация используемых алгоритмов.

Слабым местом данного метода является последовательная передача информации о каждом пикселе изображения от чувствительной матрицы к вычислительной системе, что является сдерживающим фактором на определенном этапе достижения наибольшей производительности.

Как показано в [1], можно решить данную проблему путем реализации светочувствительной матрицы и однородной вычислительной структуры на одном кристалле. Это позволит передавать данные с каждого

сенсора матрицы на отдельный вычислитель структуры, что может привести к значительному росту производительности системы [2].

В [3] показано, что единственный элемент подобной вычислительной структуры может быть эффективно реализован с применением программируемых логических интегральных схем (ПЛИС). В данной работе автором была осуществлена модификация указанного вычислительного элемента для масштабирования в однородную вычислительную структуру. В качестве аппаратной базы предполагается использование ПЛИС Altera Cyclone IV, на данном этапе исследования проводятся в среде моделирования Quartus II ModelSim.

В качестве вычислительной структуры использовалась однородная матрица 6x6 вычислителей (рис. 1), общий вид которой изображен на рисунке 2. Используемый структурный элемент – матрица 3x3 пиксела, заполненная «единицами», ключевой элемент – центральный (рис. 3). Исходное изображение приведено на рисунке 4.

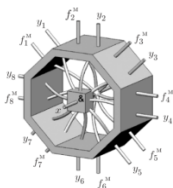


Рис. 1. Вычислительный элемент

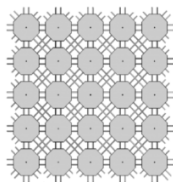


Рис. 2. Вычислительная структура

Каждый вычислительный элемент имеет следующие связи:

- 1 бит – вход от обрабатываемого пиксела;
- 8 1-битных входов (по одному от каждого соседнего пиксела);
- 9-битный вход для структурного элемента (маски);
- 8 1-битных входов (по одному от каждого соседнего вычислителя);
- 2-битный вход требуемой команды (один из четырех вариантов);
- 1 бит – вывод результата обработки пиксела;
- 8 1-битных выходов (по одному на каждый соседний вычислитель).

На данный момент реализованы следующие операции морфологической обработки: дилатация, эрозия, открытие и закрытие (рисунки 5–8).

Дилатация – наложение маски ключевым пикселом на каждый пиксел изображения, значение которого равно единице.

Эрозия – наложение ключевого элемента маски на каждый пиксел изображения с последующим сравнением каждого покрываемого и покрывающего пикселей между собой; в случае совпадения всех пар пикселей, на позицию обрабатываемого пикселя результирующего изображения ставится единица.

Открытие и закрытие являются комбинацией дилатации и эрозии, однако реализованы в виде единичных операций, что позволило избежать многослойности структуры и двухтактных вычислений. При закрытии к результату дилатации применяется эрозия; при открытии – к результату эрозии применяется дилатация.

Приведенные результаты рассчитаны в среде Matlab при помощи пакета Image Processing Toolbox.

Были осуществлены функциональная и временная симуляции разработанной структуры. Исходные данные (маска и изображение) приведены выше (рис. 3–4). Средой моделирования выступил симулятор ModelSim системы проектирования Quartus II 13.0, в качестве устройства был выбран Cyclone IV (EP4CE22F17C6).

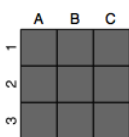


Рис. 3. Маска

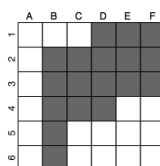


Рис. 4. Исходное изображение

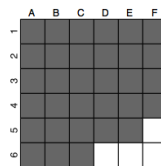


Рис. 5. Дилатация

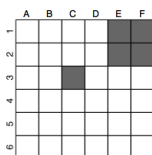


Рис. 6. Эрозия

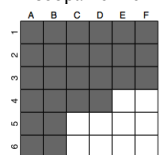


Рис. 7. Закрытие

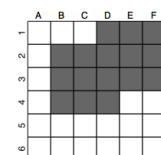


Рис. 8. Открытие

Функциональная симуляция отражает логику разработанной структуры. Результат функциональной симуляции для всех четырех операций приведен на рисунке 9. Нумерация пикселей велась слева направо сверху вниз. Временная симуляция отражает функционирование системы с учетом внутренних временных задержек. Результаты временной симуляции приведены на рисунке 10. Как видно, возникают запаздывания (до 13 нс) при изменении уровней сигналов и ложные импульсы (до 3,5 нс), которые при указанной длительности сигнала в 50 нс могут быть ощутимы,

однако, как показали другие испытания, данные задержки не имеют пропорциональной зависимости от длительности импульсов и с уменьшением частоты сигнала будут вносить всё менее ощутимый вклад.

Сравнив полученные при помощи симуляций результаты с приведенными ранее результатами среды Matlab, можно сделать вывод о корректности разработанной вычислительной структуры и её эффективности при реализации на ПЛИС, что, тем не менее, пока еще нуждается в практической проверке на реальном устройстве.

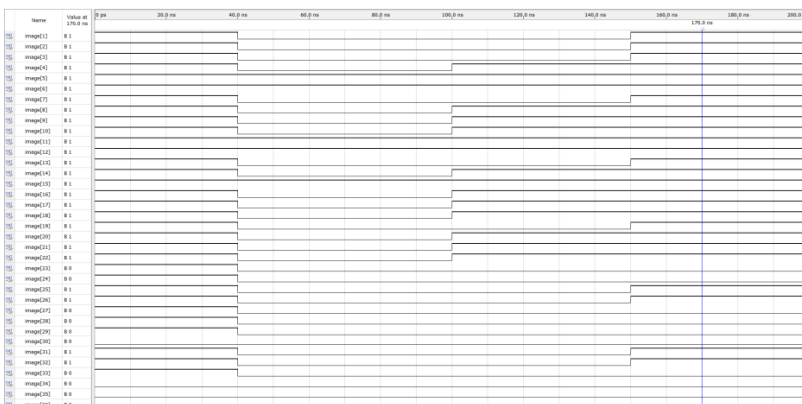


Рис. 9. Функциональная симуляция

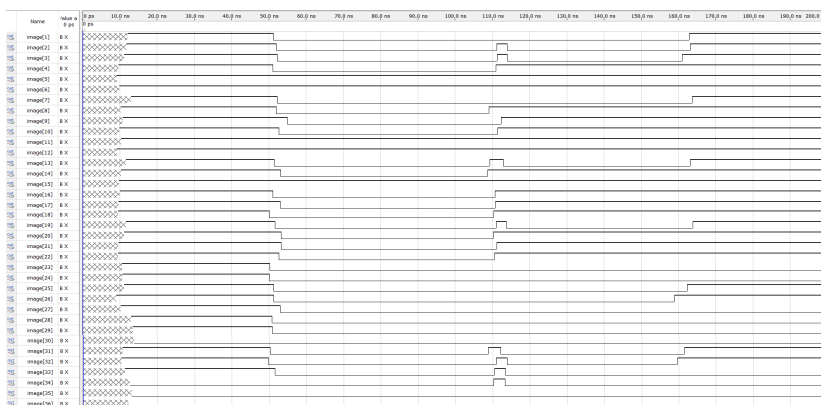


Рис. 10. Временная симуляция

Литература

1. Шашев Д.В., Шидловский С.В. Морфологическая обработка бинарных изображений на базе перестраиваемых вычислительных сред // Автометрия. – Новосибирск : Изд-во СО РАН, 2015. – Т. 51, № 3. – С. 19–26.
2. Шидловский С.В. Автоматическое управление. Реконфигурируемые системы. – Томск, 2010. – 168 с.
3. Шатравин В.В. Разработка элемента высокоскоростной перестраиваемой вычислительной структуры обработки бинарного изображения на основе ПЛИС // Материалы международной конференции Когнитивная робототехника (7–10 декабря 2016 г.) / под ред. В.И. Сырямкина, А.В. Юрченко. – Часть 1. – Томск : Изд-во Томского гос. ун-та, 2016. – 83 с.